

Diseño e Implementación de un Convertidor D/A de 4 bits (Septiembre 2010)

I. López Espejo

Este texto recoge un ejemplo de implementación de un convertidor digital-analógico de 4 bits. La topología del circuito y su análisis es simple, constando este únicamente de varias resistencias, transistores bipolares y un amplificador operacional. Se verá que, además, es inmediatamente extensible a cualquier número de bits.

I. DESARROLLO

EL FUNCIONAMIENTO del circuito de la figura 1 se reduce a que cada una de las ramas aporta una corriente proporcional al peso (posición) del bit activo dentro de la palabra digital, para así obtener una tensión de salida monótona con el crecimiento o decrecimiento del valor absoluto de la palabra digital de entrada. Por tanto, necesitamos abrir o cerrar dichas ramas en función de estar manejando 0's o 1's, respectivamente. De ello se encargan los transistores, siendo estos bipolares de silicio de unión PNP. En el caso de tener un 1 (un determinado valor "alto") a la entrada de la resistencia de base de un transistor de una determinada rama, dicha resistencia de base se habrá elegido para que el transistor opere en la región de saturación, estableciéndose un camino de baja resistencia (típicamente $V_{CEsat} = -0.2V$ en un PNP) y cerrándose así el interruptor permitiendo el paso de la corriente de colector. En el caso de tener un valor "bajo" o 0 a la entrada de la resistencia de base, el transistor se encontrará en corte y estará funcionando como un interruptor abierto.

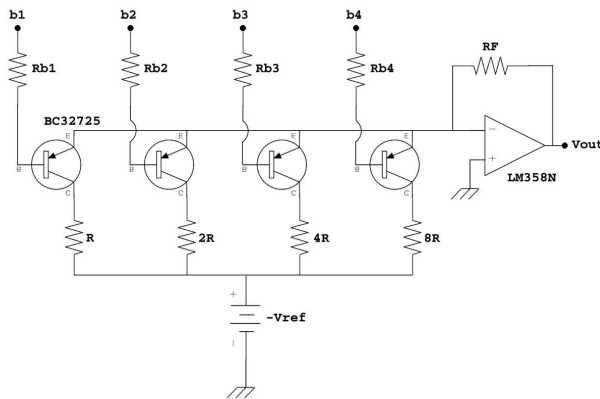


Fig. 1. Circuito convertidor digital-analógico de 4 bits.

Para configurar el bipolar como interruptor veamos el circuito de la figura 2. R_c es la resistencia que colocamos en cada una de las ramas del convertidor, V_{ref} es la tensión de referencia del mismo, V_{in} es la entrada correspondiente, en este caso, a uno de los bits de la palabra digital y R_b es la resistencia de base que debemos diseñar para conmutar entre los modos de operación de corte y saturación. Pues bien, notar que la tensión del emisor es de 0V, ya que todos los emisores de los transistores están conectados a la entrada inversora del amplificador operacional. En este punto podemos calcular la cor-

riente de colector (I_c), imponiendo la condición de saturación de típicamente $V_{CEsat} = -0.2V$ para unión PNP (no obstante depende del transistor usado, por lo que lo mejor es consultar la hoja de características del propio fabricante (de hecho, en mi caso, hice uso de transistores BC32725 cuya V_{CE} en saturación es de $-0.7V$)).

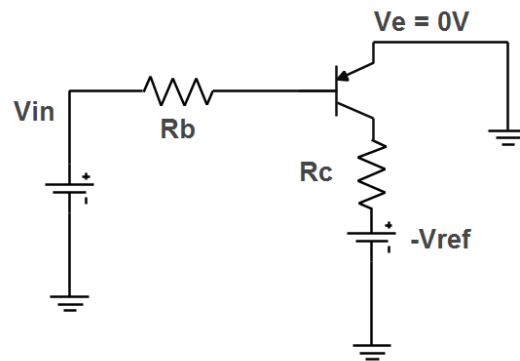


Fig. 2. Transistor bipolar en configuración de interruptor.

Ya podemos obtener la corriente de colector como:

$$I_c = \frac{V_c + V_{ref}}{R_c} \quad (1)$$

Otra condición para operación en régimen de saturación es que $I_c < \beta I_B$, donde β típicamente se mueve entre 100 y 300 y es otro parámetro que nos debe facilitar el fabricante. En consecuencia, la corriente de base mínima para garantizar la operación en régimen de saturación es:

$$I_{Bmin} = \frac{I_c}{\beta} \quad (2)$$

Finalmente, dependiendo del valor alto asociado a un 1 digital (V_{in}), calculamos R_b como:

$$R_{Bmax} = \frac{V_B - V_{in}}{I_{Bmin}} = \frac{(V_B - V_{in})\beta R_c}{V_c + V_{ref}} \quad (3)$$

En otras palabras, debemos colocar una resistencia de base cuyo valor esté por debajo de lo que la anterior expresión nos especifica para garantizar operación en saturación. V_b no es más que la tensión de base típica en saturación. Ya que la polarización de la unión emisor-base es directa, en un PNP esto

se traduce en que, típicamente $V_{BE} = -0.7V$ (de nuevo debemos consultar la hoja de características). Notar también que V_{in} debe ser negativo (en mi implementación realimento la propia $-V_{ref}$ como V_{in}).

El hecho de utilizar este sistema de conmutación para generar la salida analógica introduce un error de linealidad que puede ser corregido mediante una apropiada relación entre el valor de la mínima resistencia en las ramas del convertidor y la resistencia que realimenta la entrada inversora con la salida del operacional. Asumiendo el modelo ideal del OpAmp, aplicamos la ley de Kirchoff de las corrientes en los nodos para la entrada inversora del mismo, resultando:

$$\begin{aligned} \frac{V_{out}}{R_F} &= \frac{V_C + V_{ref}}{R} b_1 + \frac{V_C + V_{ref}}{2R} b_2 + \frac{V_C + V_{ref}}{4R} b_3 \\ &\quad + \frac{V_C + V_{ref}}{8R} b_4 \Rightarrow \\ V_{out} &= \frac{2R_F}{R} (V_C + V_{ref}) [b_1 2^{-1} + b_2 2^{-2} + b_3 2^{-3} \\ &\quad + b_4 2^{-4}] \end{aligned} \quad (4)$$

Y podemos seleccionar:

$$R_F = \frac{R V_{ref}}{(V_C + V_{ref})} \quad (5)$$

Yo uso $V_{ref} = 8V$, $R = 10k$ y $R_F = 11k$, por lo que puedo obtener 16 valores de salida analógicos distintos que van desde 0V hasta 15V (según la palabra digital de entrada) con paso 1V. Como resistencias de polarización uso todas a 1000k y un OpAmp LM358N. En este caso no es necesario proporcionar una alimentación simétrica al operacional y es suficiente con establecer $V_- = 0V$ y $V_+ = 15V$, ya que el rango de valores analógicos de salida es el mismo (no obstante puede haber problemas con la saturación del OpAmp cuando la salida es a 15V, introduciendo un error de no linealidad).

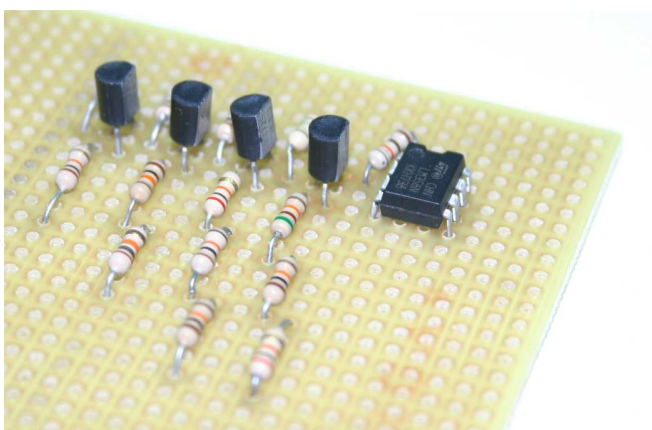


Fig. 3. Construcción del convertidor sobre placa de baquelita.